

This Page Is Inserted by IFW Operations
and is not a part of the Official Record.

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PAT-NO: JP02003179402A

DOCUMENT-IDENTIFIER: JP 2003179402 A

TITLE: WIDEBAND HIGH-FREQUENCY SWITCH

PUBN-DATE: June 27, 2003

INVENTOR-INFORMATION:

NAME	COUNTRY
TARUI, YUKINORI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MITSUBISHI ELECTRIC CORP	N/A

APPL-NO: JP2002045743

APPL-DATE: February 22, 2002

PRIORITY-DATA: 2001309679 (October 5, 2001)

INT-CL (IPC): H01P001/15, H04B001/44

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a small-sized high frequency switch which has a wide band and high withstand power.

SOLUTION: PIN diodes are used only in parallel, thereby ensuring high withstand power characteristics. Frequency characteristics due to a transmission line which is connected with a branch part and has a $1/4$ wavelength at the center frequency, and a PIN diode of a cutoff port in the state matching the transmission lines constituted of a single or a plurality of line widths of the lines having a $1/2$ wavelength at the center frequency of a pass port, and a parallel transmission line (stub) serving as a bias circuit in which the tip of $1/4$ wavelength at the center frequency is shorted in a high frequency manner by a DC blocking capacitor, thereby obtaining the small-sized high-frequency switch having a wide band.

COPYRIGHT: (C)2003,JPO

DERWENT-ACC-NO: 2003-510449

DERWENT-WEEK: 200348

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Wide range high frequency switch for radar,
communication system, has branch track provided with two
transmission lines and stub with mutually different track
lengths to satisfy predetermined equations

PATENT-ASSIGNEE: MITSUBISHI ELECTRIC CORP[MITQ]

PRIORITY-DATA: 2001JP-0309679 (October 5, 2001)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES
MAIN-IPC			
JP 2003179402 A	June 27, 2003	N/A	008 H01P
001/15			

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP2003179402A	N/A	2002JP-0045743
2002		February 22,

INT-CL (IPC): H01P001/15, H04B001/44

ABSTRACTED-PUB-NO: JP2003179402A

BASIC-ABSTRACT:

NOVELTY - Each of the branch tracks branched from an input terminal (1)

has

transmission lines (3a,3b,5a,5b) and stubs (7a,7b) with mutually different track lengths to satisfy the following conditions $L1=Lb=\lambda c/4$ and $L2=\lambda c/2$ where L1,L2 and Lb are the track lengths of transmission lines and the stubs, λc is the wavelength corresponding to central operating frequency.

USE - Wide range high frequency switch for communication system, radar.

ADVANTAGE - Enables calculating track length of each transmission line uniquely. Prevents influence due to impedance of bias line path on switch to obtain an electric power proof switch. Calculates characteristic impedance of each transmission line uniquely. Enables obtaining a switch with wide operating range.

DESCRIPTION OF DRAWING(S) - The figure shows the block circuit diagram of the wide range high frequency switching circuit. (Drawing includes non-English language text).

input terminal 1

DC shunt capacitors 2a,2b,8a,8b,10a,10b

transmission lines 3a,3b,5a,5b,6a,6b

PIN diodes 4a,4b

stubs 7a,7b

bias terminals 9a,9b

output terminals 11a,11b

CHOSEN-DRAWING: Dwg.1/10

TITLE-TERMS: WIDE RANGE HIGH FREQUENCY SWITCH RADAR
COMMUNICATE SYSTEM BRANCH
TRACK TWO TRANSMISSION LINE STUB MUTUAL TRACK
LENGTH SATISFY
PREDETERMINED EQUATE

DERWENT-CLASS: W02

EPI-CODES: W02-A04A5; W02-G02;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N2003-405521

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2003-179402
(P2003-179402A)

(43)公開日 平成15年6月27日(2003.6.27)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト*(参考)
H 0 1 P 1/15		H 0 1 P 1/15	5 J 0 1 2
H 0 4 B 1/44		H 0 4 B 1/44	5 K 0 1 1

審査請求 未請求 請求項の数7 O L (全 8 頁)

(21)出願番号	特願2002-45743(P2002-45743)
(22)出願日	平成14年2月22日(2002.2.22)
(31)優先権主張番号	特願2001-309679(P2001-309679)
(32)優先日	平成13年10月5日(2001.10.5)
(33)優先権主張国	日本(J P)

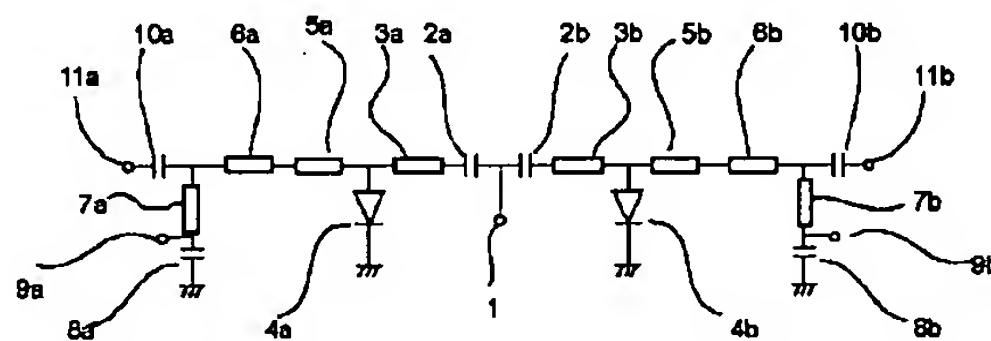
(71)出願人	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目2番3号
(72)発明者	垂井 幸宜 東京都千代田区丸の内二丁目2番3号 三 菱電機株式会社内
(74)代理人	100102439 弁理士 宮田 金雄 (外1名)
Fターム(参考)	5J012 BA03 BA04 5K011 DA02 DA22 DA25 FA01 KA03 KA13

(54)【発明の名称】 広帯域高周波スイッチ

(57)【要約】

【課題】 小型、広帯域、高耐電力な高周波スイッチを提供する。

【解決手段】 PINダイオードを並列にのみ用いて高耐電力特性を確保し、分岐部に接続される中心周波数で1/4波長の伝送線路と遮断ポートのON状態のPINダイオードとによるf特を、通過ポートの中心周波数で1/2波長の単一または複数の線路幅で構成された伝送線路と、中心周波数で1/4波長の先端がDCカットキャパシタにより高周波的にショートされたバイアス回路と兼用する並列伝送線路(スタブ)とにより整合させ、小型、広帯域な高周波スイッチを得る。



【特許請求の範囲】

【請求項1】 能動素子にPINダイオードを用い、1つの入力端子と前記入力端子から分岐する2つの分岐線路と、前記分岐線路毎にそれぞれ有する2つの出力端子とを備える広帯域高周波スイッチにおいて、前記分岐線路は、第一のDCカットキャパシタと、 L_1 の線路長を有する第一の伝送線路と、 L_2 の線路長を有する第二の伝送線路と、第一の並列PINダイオードと、 L_b の線路長を有する第一のスタブと、バイアス端子と、第二のDCカットキャパシタと、第三のDCカットキャパシタとを備え、

$$L_1 = \lambda c / 4$$

$$L_2 = \lambda c / 2$$

$$L_b = \lambda c / 4$$

(λc は広帯域高周波スイッチの動作中心周波数での波長)であることを特徴とする広帯域高周波スイッチ。

【請求項2】 請求項1記載の広帯域高周波スイッチであって、前記第一の伝送線路の特性インピーダンスを Z_1 、前記第二の伝送線路の特性インピーダンスを Z_2 、前記第一のスタブの特性インピーダンスを Z_b とし、スイッチの終端抵抗を Z_0 としたとき、前記各特性インピーダンスについて、

$$Z_1 = Z_0$$

$$Z_2 = (\sqrt{2}) * Z_0$$

$$Z_b = 2Z_0$$

であることを特徴とする広帯域高周波スイッチ。

【請求項3】 請求項1記載の広帯域高周波スイッチであって、前記分岐線路は、第一のDCカットキャパシタと、 L_1 の線路長を有する前記第一の伝送線路と、 L_i ($i = 2 \sim n$; $n \geq 3$)の線路長を有する第 i の伝送線路と、前記第一の並列PINダイオードと、 L_b の線路長を有する前記第一のスタブと、前記バイアス端子と、前記第二のDCカットキャパシタと、第三のDCカットキャパシタとを備え、

$$L_1 = \lambda c / 4$$

$$L_i < \lambda c / 8 \quad (i = 2 \sim n - 1)$$

$$\sum L_i \quad (i = 2 \sim n) = \lambda c / 2$$

$$L_b = \lambda c / 4$$

であることを特徴とする広帯域高周波スイッチ。

【請求項4】 請求項3記載の広帯域高周波スイッチであって、前記分岐線路は、前記第一のDCカットキャパシタと、 L_1 の線路長を有する前記第一の伝送線路と、 L_i ($i = 2 \sim n$; $n \geq 3$)の線路長を有する第 i の伝送線路と、第 j ($j = 1 \sim n - 1$; $n \geq 3$)の伝送線路と第 $(j + 1)$ の伝送線路の間に装荷される第 j の並列PINダイオードと、 L_b の線路長を有する前記第一のスタブと、前記バイアス端子と、前記第二のDCカットキャパシタと、前記第三のDCカットキャパシタとを備え、

$$L_1 = \lambda c / 4$$

$$L_i < \lambda c / 8 \quad (i = 2 \sim n - 1)$$

$$\sum L_i \quad (i = 2 \sim n) = \lambda c / 2$$

$$L_b = \lambda c / 4$$

であることを特徴とする広帯域高周波スイッチ。

【請求項5】 請求項1～4のいずれか1項に記載の広帯域高周波スイッチであって、前記バイアス端子に直列抵抗を備えたことを特徴とする広帯域高周波スイッチ。

【請求項6】 請求項1～5のいずれか1項に記載の広帯域高周波スイッチであって、第 k ($k = 1 \sim n$)の伝送線路と前記第一のスタブからなる全ての伝送線路は同一の誘電体基板上に形成され、前記誘電体基板はビアホールを備え、前記第一、前記第二および前記第三のDCカットキャパシタは前記誘電体基板上に実装され、ボンディングワイヤにより前記伝送線路と接続され、前記PINダイオードは前記ビアホールに、または直近に実装され、ボンディングワイヤにより前記伝送線路と接続されることを特徴とする広帯域高周波スイッチ。

【請求項7】 請求項1～6のいずれか1項に記載の広帯域高周波スイッチであって、出力端子を m (≥ 3)個とし、入力端子から分岐する分岐線路を m 個備えたことを特徴とする広帯域高周波スイッチ。

【発明の詳細な説明】

【0001】この発明は通信及びレーダーに用いる広帯域高周波スイッチに関するものである。

【0002】

【従来の技術】図10は特開平10-284901号公報に示された従来の広帯域・高耐電力スイッチの一例を示す。図において41は入力端子、42a、42b（以下、42と呼ぶ）、50a、50b（以下、50と呼ぶ）はDCカットキャパシタ、43a、43b（以下、43と呼ぶ）、45a、45b（以下、45と呼ぶ）は伝送線路、44a、44b（以下、44と呼ぶ）はPINダイオード、46a、46b（以下、46と呼ぶ）はテーパ線路、47a、47b（以下、47と呼ぶ）はバイアス回路、51a、51b（以下、51と呼ぶ）は出力端子である。

【0003】次に動作を説明する。本方式の広帯域スイッチでは通過ポートのPINダイオード44をON状態とし、遮断ポートのそれをOFF状態とする。ON状態のPINダイオード44は低抵抗で近似でき、OFF状態のそれは低容量のキャパシタで近似できる。ここで伝送線路43が $1/4$ 波長となっているために、分岐部から遮断ポート側をみると中心周波数でOPENとなる。一方、通過ポートではPINダイオード44は低容量のキャパシタとなるため、通過周波数では擬似OPENとなり信号が通過する。このように、入力端子41から入力した信号は中心周波数において通過ポート側のみに伝播する。しかし、伝送線路43は中心周波数で $1/4$ 波長であるため中心周波数を外れると分岐部から見てOPENの状態からずれ、スイッチとしての特性が劣化する問題があった。この問題に対して従来の技術では、 $1/4$ 波長の高インピーダンス伝送線路45とテーパ線路46からなる整合部により広帯域

に整合を取ることににより、出力端子での反射を改善してスイッチの広帯域化を図っている。また、PINダイオード44を並列にのみ使用しているためにダイオードの選択により10数W程度の高い耐電力特性が得られる。

【0004】

【発明が解決しようとする課題】ところが、従来の広帯域スイッチでは広帯域化を図るため、整合回路を構成する伝送線路45及びテーパー線路46はそれぞれ1/3波長、1/2波長のように大型化する傾向があった。また、従来の広帯域スイッチのバイアス回路は、高周波特性を改善するためには高周波的に“見えなく”する必要があり、チョークコイルや、高インピーダンス線路と高抵抗の組み合わせ等により構成する必要があった。このため、チョークコイルを用いる場合は、スイッチが大型化して二次実装が困難になる課題があり、高抵抗を用いる場合はON時の電流より消費電力が上昇するという課題があった。

【0005】本発明は、このような従来の技術に存在する課題を解決するためになされたものであり、分岐部から1/4波長の線路を介して並列にPINダイオードを装荷する構成において、分岐線路に設けた伝送線路とバイアス回路と兼用するショートスタブにより広帯域を図ることにより、広帯域、小形、高耐電力な高周波スイッチを提供することを目的とする。

【0006】

【課題を解決するための手段】第一の発明による広帯域高周波スイッチは、能動素子にPINダイオードを用い、1つの入力端子と前記入力端子から分岐する2つの分岐線路と、前記分岐線路毎にそれぞれ有する2つの出力端子とを備える広帯域高周波スイッチにおいて、前記分岐線路は、第一のDCカットキャパシタと、 L_1 の線路長を有する第一の伝送線路と、 L_2 の線路長を有する第二の伝送線路と、第一の並列PINダイオードと、 L_b の線路長を有する第一のスタブと、バイアス端子と、第二のDCカットキャパシタと、第三のDCカットキャパシタとを備え、
 $L_1 = \lambda c / 4$
 $L_2 = \lambda c / 2$
 $L_b = \lambda c / 4$
 $(\lambda c$ は広帯域高周波スイッチの動作中心周波数での波長)であることを特徴とするものである。

【0007】第二の発明による広帯域高周波スイッチは、第一の発明において、前記第一の伝送線路の特性インピーダンスを Z_1 、前記第二の伝送線路の特性インピーダンスを Z_2 、前記第一のスタブの特性インピーダンスを Z_b とし、スイッチの終端抵抗を Z_0 としたとき、前記各特性インピーダンスについて、

$$Z_1 = Z_0$$

$$Z_2 = (\sqrt{2}) * Z_0$$

$$Z_b = 2 Z_0$$

であることを特徴とするものである。

【0008】第三の発明による広帯域高周波スイッチは、第一の発明において、前記分岐線路は、第一のDCカットキャパシタと、 L_1 の線路長を有する前記第一の伝送線路と、 $L_i (i = 2 \sim n ; n \geq 3)$ の線路長を有する第 i の伝送線路と、前記第一の並列PINダイオードと、 L_b の線路長を有する前記第一のスタブと、前記バイアス端子と、前記第二のDCカットキャパシタと、第三のDCカットキャパシタとを備え、

$$L_1 = \lambda c / 4$$

$$10 \quad L_i < \lambda c / 8 \quad (i = 2 \sim n - 1)$$

$$\sum L_i (i = 2 \sim n) = \lambda c / 2$$

$$L_b = \lambda c / 4$$

であることを特徴とするものである。

【0009】第四の発明による広帯域高周波スイッチは、第一の発明において、前記分岐線路は、前記第一のDCカットキャパシタと、 L_1 の線路長を有する前記第一の伝送線路と、 $L_i (i = 2 \sim n ; n \geq 3)$ の線路長を有する第 i の伝送線路と、第 $j (j = 1 \sim n - 1)$ の伝送線路と第 $(j + 1)$ の伝送線路の間に装荷される第 j の並列PINダイオードと、 L_b の線路長を有する前記第一のスタブと、前記バイアス端子と、前記第二のDCカットキャパシタと、前記第三のDCカットキャパシタとを備え、

$$L_1 = \lambda c / 4$$

$$20 \quad L_i < \lambda c / 8 \quad (i = 2 \sim n - 1)$$

$$\sum L_i (i = 2 \sim n) = \lambda c / 2$$

$$L_b = \lambda c / 4$$

であることを特徴とするものである。

【0010】第五の発明による広帯域高周波スイッチは、第一～第四の発明において、前記バイアス端子に直列抵抗を備えるものである。

【0011】第六の発明による広帯域高周波スイッチは、第一～第五の発明において、第 $k (k = 1 \sim n)$ の伝送線路と前記第一のスタブからなる全ての伝送線路は同一の誘電体基板上に形成され、前記誘電体基板はビアホールを備え、前記第一、前記第二および前記第三のDCカットキャパシタは前記誘電体基板上に実装され、ボンディングワイヤにより前記伝送線路と接続され、前記PINダイオードは前記ビアホールに、または直近に実装され、ボンディングワイヤにより前記伝送線路と接続されるものである。

【0012】第七の発明による広帯域高周波スイッチは、第一～第六の発明において、出力端子を $m (\geq 3)$ 個とし、入力端子から分岐する分岐線路を m 個備えるものである。

【0013】

【発明の実施の形態】実施の形態1. 図1は、本発明の実施の形態1による広帯域高周波スイッチである。図2は本発明の実施の形態1を簡略化した等価回路である。

1は入力端子、2a, 2b, 8a, 8b, 10a, 10b (以下、各々2, 8, 10と呼ぶ)はDCカットキャパシタ、

3a, 3b (以下、3と呼ぶ) は広帯域高周波スイッチの動作中心周波数(以下、中心周波数と呼ぶ)において1/4波長の線路長を有する第一の伝送線路、4a, 4b (以下、4と呼ぶ) はPINダイオード、5a, 5b (以下、5と呼ぶ) は第二の伝送線路、6a, 6b (以下、6と呼ぶ) は第三の伝送線路であり、第二、第三の伝送線路の線路長を併せて中心周波数において1/2波長となり、7a, 7b (以下、7と呼ぶ) は中心周波数におけるの線路長を有するスタブ、9a, 9b (以下、9と呼ぶ) はバイアス端子、11a, 11b (以下、11と呼ぶ) は出力端子である。

【0014】次に動作を説明する。入力端子1から入力された高周波信号は分岐部で通過ポート側を通り、通過ポート側のDCカットキャパシタ2および第一の伝送線路3を通過して、第二、第三の伝送線路5, 6を通り、先端がDCカットキャパシタ8でショートされたスタブ7によりインピーダンス変換された後、DCカットキャパシタ10を通過して通過ポート側出力端子11に出力される。

【0015】ここで、符号のサフィックスであるa側を通過ポートとし、b側を遮断ポートとすれば、a側のPINダイオードには、バイアス端子9aよりマイナスの電位を与えてOFF状態とし低容量のキャパシタ($C_{OFF} \approx 0$)とし、b側にはバイアス端子9bよりプラスの電位を与えて電流の流れるON状態とし、低抵抗($R_{ON} \approx 0$)とする。このとき、図2のように、b側の遮断ポートでは低抵抗で接地されるので、擬似SHORTとなり、中心周波数で1/4波長の第一の伝送線路3bを介して遮断ポート側を見たインピーダンスは中心周波数においてOPENとなり、電力はすべて通過ポート側に流れ、スイッチの機能を得る。

【0016】しかし、中心周波数以外では、分岐部からみたインピーダンスはOPENとはならず、周波数特性を有する。図3は図2の分岐線路の各点から共通ポート側を見た $f_c \sim 3f_c$ の広帯域な反射係数を示すスミスチャート図であるが、スミスチャート図で見た場合、図3(a)のように、中心周波数($f_c = 2f_0$)では50Ωとなるが、低周波数(f_0)でL性、高周波数($3f_0$)でC性の周波数特性が生じる。スイッチの広帯域化を図ることは、この周波数特性を小さくして $f_0 \sim 3f_0$ の帯域内すべての周波数について、中心の50Ω部に持ってくることに等価であり、このとき広帯域に低損失なスイッチを得ることができる。

【0017】このため、本実施の形態では、まず、1/4波長となる第一の伝送線路3aと低容量キャパシタであるPINダイオード4と1/2波長となる第二、第三の伝送線路5a, 6aにより、図3のスミスチャート上で50Ωを中心として位相を回す。前記伝送線路3a, 5a, 6aの線路長は併せて中心周波数では3/4波長となるが、周波数に応じて、 f_0 では3/8波長、 $3f_0$ では9/8波長の線路長に相当する。従って、 f_0 では5

0Ωを中心として3/4周、 $3f_0$ では9/4周位相が回り、このときB点からみた反射係数は図3(b)示すようになる。次に、本実施の形態の広帯域高周波スイッチでは、この位置に中心周波数で1/4波長の線路長を有する先端がDCカットキャパシタ8により高周波数的にショートされたスタブを装荷して広帯域化を図る。

【0018】1/4波長のショートスタブは、 $f_0 \sim 2f_0$ ではL性、 $2f_0 \sim 3f_0$ ではC性となるため、図3(b)の反射特性に対しては、スミスチャート上で f_0 から $2f_0$ の周波数では反時計回りに、 $2f_0$ から $3f_0$ の周波数では時計回りにインピーダンスを動かす作用を有するので、C点からみた反射係数は図3(c)のように、 $f_0 \sim 3f_0$ の周波数に対して中心の50Ω部近傍に持ってくることができ、広帯域性を得る。なお、各伝送線路の3, 5, 6, 7の線路幅(特性インピーダンス)は、PINダイオード4aの C_{OFF} とPINダイオード4bの R_{ON} が0とならず、また接続部に起因する寄生成分を無視できない場合は、種々のインピーダンスに最適化され、線路幅は異なる。

【0019】このように、バイアス回路と共用する1/4波長線路で広帯域を図っているために、直列に接続される線路の線路長が3/4波長と比較的短くなるだけでなく、PINダイオードを用いた高耐電力スイッチの課題であったバイアス回路を小型に構成でき、スイッチ全体の小型化が実現できる。また、高抵抗を使用していないため、付随する消費電力を無くすることができる。

【0020】また、バイアス端子9は、DCカットキャパシタ8により高周波的にショートされるため、接続されるバイアス線路のインピーダンスに全く影響されず、特性の安定したスイッチを得ることができる。また、PINダイオードを並列にのみ用いているために高い耐電力特性が得られる。本実施の形態では、1/2波長伝送線路について、伝送線路5, 6という線路幅の異なる2つの線路で構成しているが、単一线路幅としても良いし、逆に3つ以上の異なる線路幅の線路で構成しても良い。異なる線路幅の伝送線路を用いることにより設計の自由度が向上して、PINダイオードやDCカットキャパシタ及びその接続部等に起因する寄生成分の影響を低減しやすくなり、広帯域に良好な性能を有するスイッチを得ることが出来る。

【0021】ここで、図4は、図2においてPINダイオード4aの $C_{OFF} = 0$ 、PINダイオード4bの $R_{ON} = 0$ 、DCカットキャパシタ8aの容量を無限大とし、また接続部に起因する寄生成分を無視できる場合の広帯域高周波スイッチ簡略化した等価回路である。図において、 Z_1 , L_1 は伝送線路3の特性インピーダンスと線路長、 Z_2 , L_2 は前記伝送線路5, 6の特性インピーダンスと線路長、 Z_b , L_b はスタブ7の特性インピーダンスと線路長である。 Z_0 は終端抵抗である。 L_1 , L_2 , L_b の線路長は前述したように、 $L_1 = \lambda_c/4$, $L_2 = \lambda_c/4$, $L_b = \lambda_c/4$ (λ_c は中心

周波数での波長)であるため、整合条件より、各伝送線路の特性インピーダンスを、

$$Z1 = Z0$$

$$Z2 = (\sqrt{2}) * Z0$$

$$Z3 = 2Z0$$

と決定することも可能である。図4のように、 $C_{OFF} = 0$ 、 $R_{ON} = 0$ の近似が得られるダイオードを用いる場合、前記関係を満たすとき、 f_0 、 $f_c = 2f_0$ 、 $3f_0$ の3点での整合が完全にとれる。このような場合、各伝送線路インピーダンスを一意的に決定することができ、広帯域高周波スイッチの設計が一層容易になる。なお、 $C_{OFF} \neq 0$ 、 $R_{ON} \neq 0$ の場合でも広帯域高周波スイッチ設計の初期値として利用することができる。

【0022】さらに、図5は、第二の伝送線路5および第三の伝送線路6との間にPINダイオード12を一段追加装荷した広帯域高周波スイッチである。ここで、第二の伝送線路5の線路長は1/8波長以下としてある。このような形態とすることにより、1段のPINダイオードON抵抗では遮断ポートのアイソレーションが不足する場合にこれを向上させることができる。

【0023】このとき、伝送線路5を1/8波長以下としてあるので、 $f_0 \sim 3f_0$ まで共振点は現れず、広帯域にアイソレーション特性を向上できる。同様に、1/8波長以下の複数の(3以上)線路を用いてPINダイオードを同数個多段化すれば、さらにアイソレーション特性を向上できる。なお、2つの分岐線路に装荷されるPINダイオードは必ずしも同数である必要はなく、所望のアイソレーション量に応じて例えば、一方の分岐線路のPINダイオードを1段とし、他方の分岐線路のPINダイオードを2段として低コスト化を図ることも可能である。

【0024】また、図6のように、バイアス端子9に直列抵抗15を装荷する構成とすることも可能なことは当然である。PINダイオードのON抵抗は、ダイオードを流れる電流により制御されるが、PINダイオードの電流電圧特性は指数関数で表現されるために、ON時において所望の電流をPINダイオードに流してスイッチを動作させようとする場合、電圧感度が高くなって設定が難しくなり特性に影響する場合がある。直列抵抗15はこの電圧感度を低減させる働きを有する。

【0025】ここで、直列抵抗15は高周波特性には全く影響しないため、所望の電圧において必要なON電流が得られるよう自由に設定でき、本スイッチを上位のコンポーネントに格納する際、コンポーネントの電源電圧値の数を少なくすることができ、全体の低コスト化を図れる。

【0026】本実施の形態では、広帯域高周波スイッチの回路形態を明記しないが、ディスクリットPINダイオードを用いたハイブリッドマイクロ波集積回路(HMIC)としても、PINダイオードをモノリシック化したモノリシックマイクロ波集積回路(MMIC)としても良い。また制御

素子にPINダイオードを用いたが、FETその他ON/OFF機能を有するその他の素子を用いることも可能なことは勿論である。

【0027】また、本実施の形態で伝送線路の線路長を特定しているが、PINダイオードやDCカットキャパシタ及びその接続部等に起因する寄生成分が無視できない場合、それらの効果を伝送線路の線路長に変換して等価的に本実施の形態で特定した伝送線路の線路長を実現しても良い。

10 【0028】実施の形態2. 図7は、本発明の実施の形態2による広帯域高周波スイッチであり、図8は、本実施の形態スイッチの実装例である。20は誘電体基板であり、21は入力伝送線路、22~26はボンディングワイヤ、27および28は基板に設けたビアホール、29~31は平行平板キャパシタである。本実施の形態では、伝送線路3、5、6およびスタブ7は、全て同一の誘電体基板上に構成しており、並列PINダイオード4とスタブ7の接地には、それぞれ誘電体基板上に設けたビアホール27、28を用いている。PINダイオード4はディスクリット部品であり、平行平板キャパシタ29~31とともに、ボンディングワイヤ22~26により伝送線路と接続される。

20 【0029】このようにディスクリットPINダイオード4を用いて、回路を同一の誘電体基板に実装したMIC回路とすることにより、全体の低コスト化とともに小型化が図れる。また、複数枚の誘電体基板に実装するのと比較してスイッチとしての機能確認が容易となり、上位のコンポーネントへの二次実装が容易となる利点を有する。また、本実施の形態ではバイアス回路も伝送線路として

30 いることと併せて、一枚基板に構成することにより線路のパターン形成の自由度が向上するため、図8のように曲線線路を多用すれば、超小型、広帯域、高出力、低コストなMIC PINスイッチを得ることができる。

【0030】図8では、PINダイオード4とDCカットキャパシタ30はそれぞれビアホール27、28上に実装され、インダクタを低減して高性能化を図っているが、ビアホールをはずしてPINダイオードおよび平行平板キャパシタを実装してもよい。なお、伝送線路3、5、6の長さが実施の形態1で規定した値とはなっていないが、

40 これは主として、平行平板キャパシタの実装パッドの寄生容量とボンディングワイヤのインダクタによるものである。

【0031】実施の形態3. 図9は、本発明の実施の形態3による広帯域高周波スイッチであり、本実施の形態では分岐線路を3個にして1入力3出力のスイッチを構成している。通過側の1つの分岐線路のみPINダイオードをOFFとし、他の2つの分岐線路のPINダイオードをONとして遮断させ、スイッチとして動作させる。通過側の分岐線路について、分岐部から見たインピーダンスは、図3(a)と比較して周波数特性の拡散度は増すが、同様の

整合をすることにより、広帯域、小型、高耐電力な3出力のスイッチが得られる。また、分岐線路をn個にして、1入力n出力のスイッチも構成できる。

【0032】

【発明の効果】第一の発明によれば、バイアス回路を含んだ小型な広帯域高周波スイッチが得られ、各伝送線路の線路長が一意に決定できる効果がある。PINダイオードを用いたスイッチを大型化、または消費電力を増加させていたバイアス回路の問題点を解消することが出来る。またバイアス端子は、DCカットキャパシタにより高周波的に短絡されるため、接続されるバイアス線路のインピーダンスに全く影響されず、特性の安定した高耐電力スイッチを得る効果がある。

【0033】また、第二の発明によれば、PINダイオードON時の抵抗を0、PINダイオードOFF時の容量を0と近似でき、また接続部に起因する寄生成分の影響が無視できる場合、各伝送線路の特性インピーダンスが一意的に決定され、スイッチの設計が容易になる効果がある。

【0034】また、第三の発明によれば、第一のPINダイオードから出力端子までの伝送線路を複数の線路幅を有するようにしたので、PINダイオードやDCカットキャパシタとその接続部等に起因する寄生成分の影響を低減しやすくなり、広帯域に良好な性能を有するスイッチを得る効果がある。

【0035】また、第四の発明によれば、分岐線路あたりのPINダイオードを多段化したので、全体域に亘って、遮断ポートのアイソレーション特性を向上できる効果がある。

【0036】また、第五の発明によれば、バイアス端子に直列抵抗を備えた構成としたので、PINダイオードON時の電圧感度を低減させ、電流設定を容易にできる効果がある。またON時の駆動電圧を自由に設定できるため、本発明のスイッチを上位のコンポーネントに実装する際の電源電圧値の数を低減でき、全体の低コスト化が図れる効果がある。

【0037】また、第六の発明によれば、全ての伝送線路を同一の誘電体基板上に形成し、ディスクリットPINダイオードと平行平板キャパシタも同一の誘電体基板上に実装したので、スイッチ全体の低コスト化と小型化を実現できる。またスイッチ単体の機能確認が容易となり、上位のコンポーネントへの二次実装が容易となる効

果がある。また誘電体基板上の線路パターン形成の自由度が向上するため、曲線線路を多用すれば超小型、広帯域、高出力、低コストな広帯域高周波スイッチを得ることができる。

【0038】また、第七の発明によれば、分岐線路をn線路備え、出力端子をn個とした構成としたので、小型、高耐電力な多出力端子のスイッチを得る効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1による広帯域高周波スイッチ回路図である。

【図2】 この発明の実施の形態1の簡略化した広帯域高周波スイッチ等価回路図である。

【図3】 この発明の実施の形態1の各点のスミスチャートである。

【図4】 この発明の実施の形態1の広帯域高周波スイッチ変形例である。

【図5】 この発明の実施の形態1の簡略化した広帯域高周波スイッチ等価回路変形例である。

【図6】 この発明の実施の形態1の広帯域高周波スイッチ変形例である。

【図7】 この発明の実施の形態2の広帯域高周波スイッチ回路図である。

【図8】 この発明の実施の形態2の広帯域高周波スイッチ実装例である。

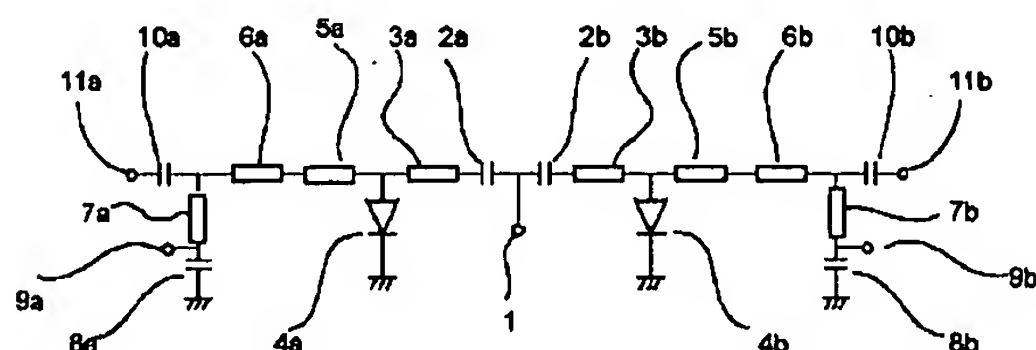
【図9】 この発明の実施の形態3の広帯域高周波スイッチ実装例である。

【図10】 従来の広帯域高周波スイッチの回路図である。

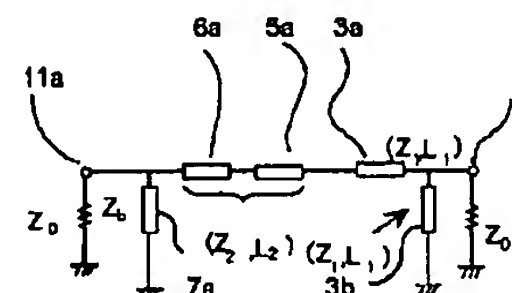
【符号の説明】

1 入力端子、2 DCカットキャパシタ、3 第一の伝送線路、4 PINダイオード、5 第二の伝送線路、6 第三の伝送線路、7 スタブ、8 DCカットキャパシタ、9 バイアス端子、10 DCカットキャパシタ、11 出力端子、12 PINダイオード、15 抵抗、21 誘電体基板、22～26 ボンディングワイヤ、27、28 ビアホール、29～31 平行平板キャパシタ、41入力端子、42 DCカットキャパシタ、43 伝送線路、44 PINダイオード、45 伝送線路、46 テーパー線路、47 バイアス回路、49 出力線路、50 DCカットキャパシタ、51 出力端子

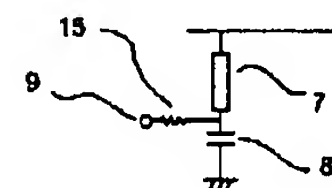
【図1】



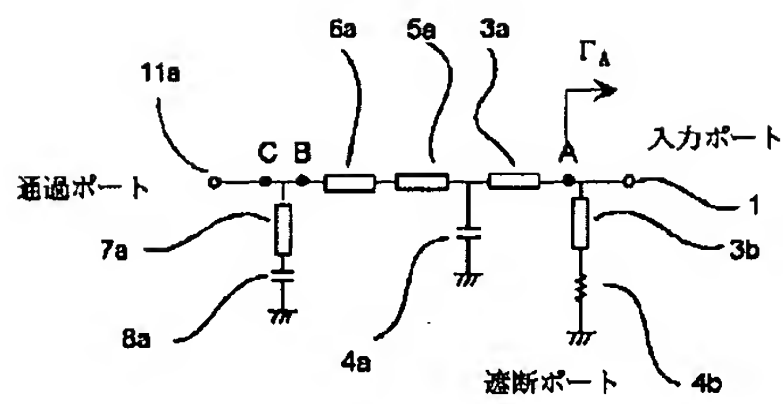
【図4】



【図6】

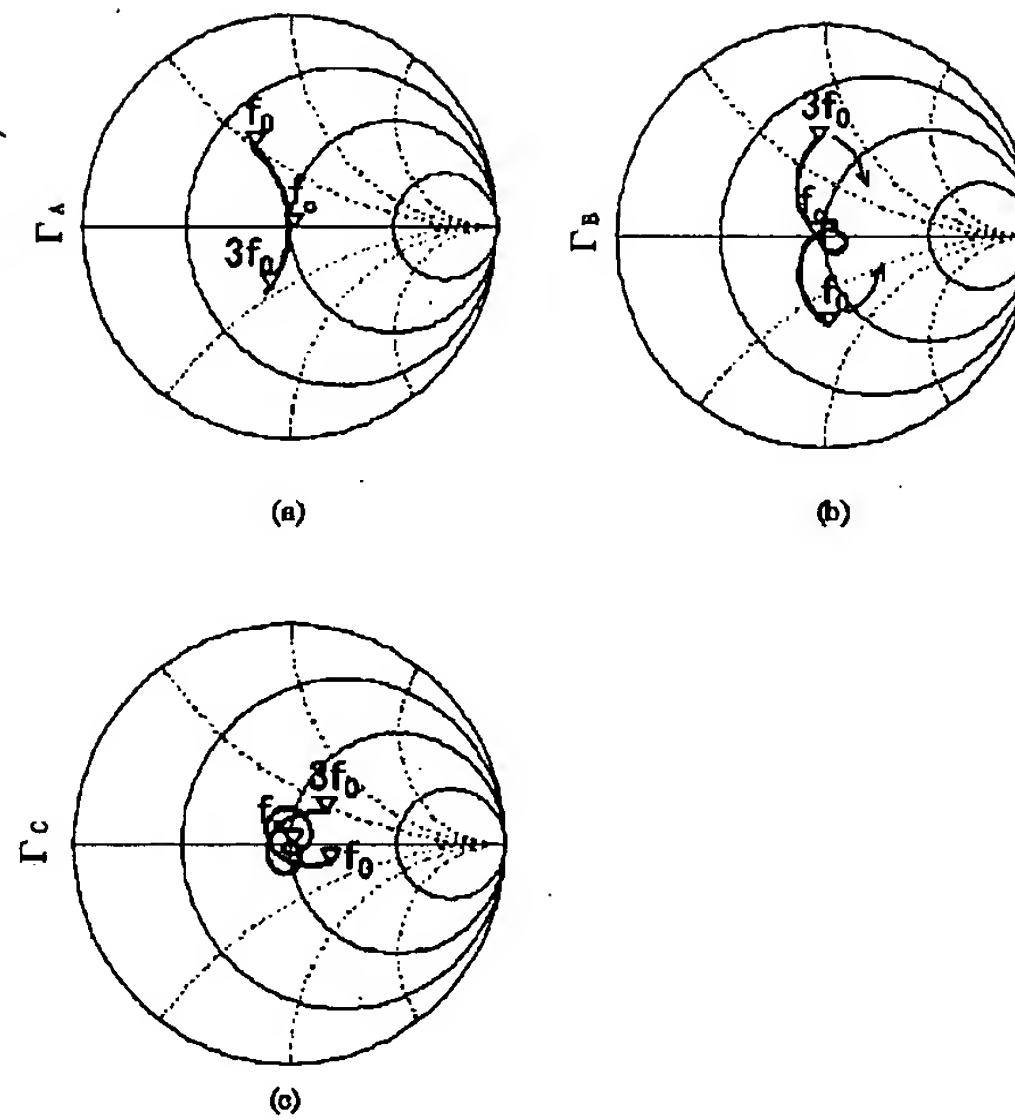


【図2】

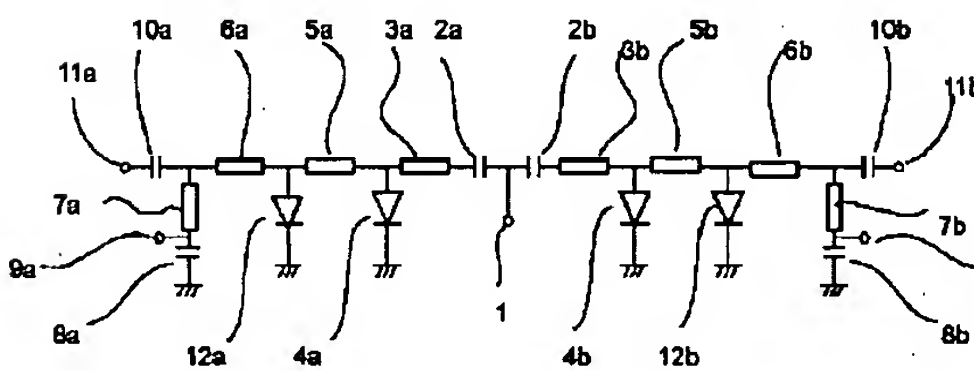


- 1: 入力端子
 2 (2a, 2b), 8 (8a, 8b), 10 (10a, 10b): DC カットキャパシタ
 3 (3a, 3b): 第一の伝送線路
 4 (4a, 4b): PIN ダイオード
 5 (5a, 5b): 第二の伝送線路
 6 (6a, 6b): 第三の伝送線路
 7 (7a, 7b): スタブ
 9 (9a, 9b): バイアス端子
 11 (11a, 11b): 出力端子

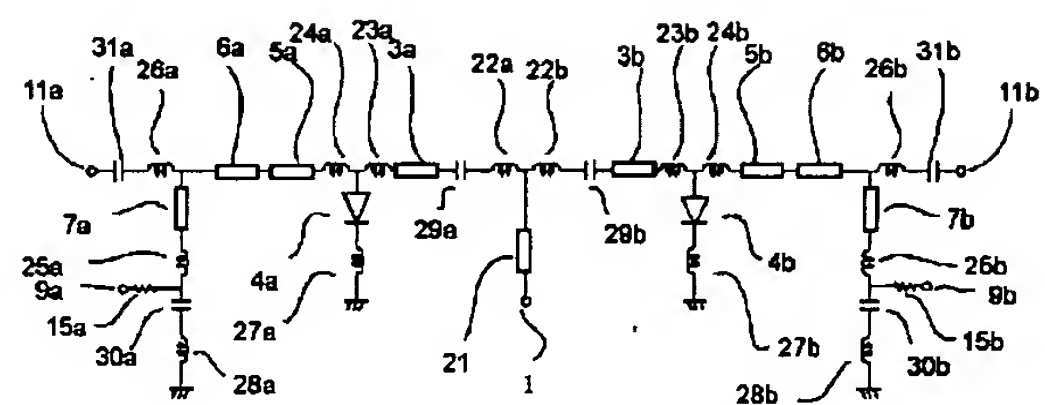
【図3】



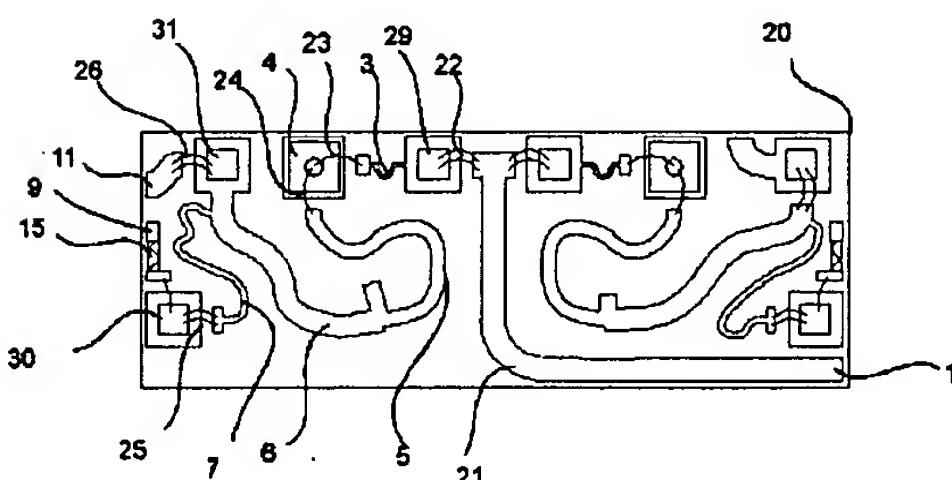
【図5】



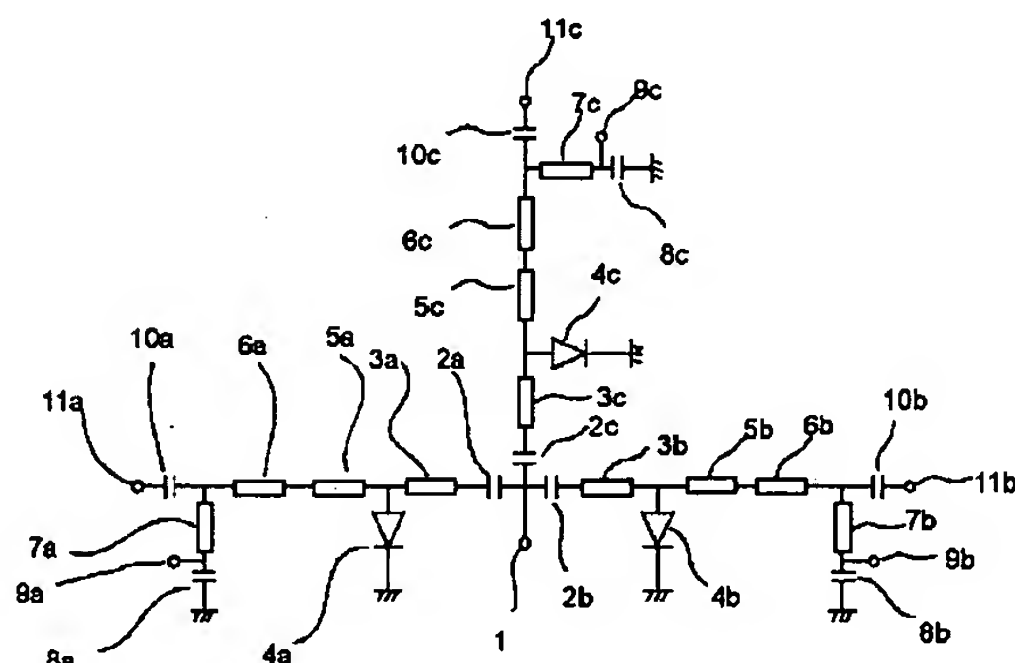
【図7】



【図8】



【図9】



【図10】

